

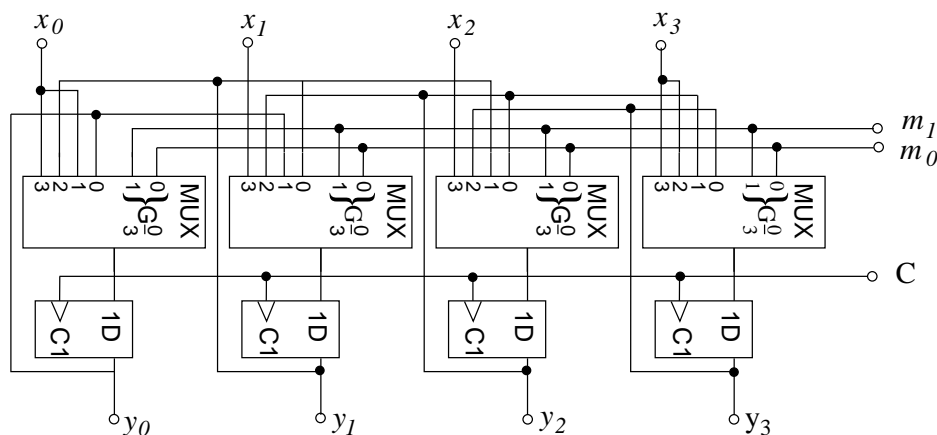


Lösung 1

Um vier Bit zu speichern sind vier D-Flipflop notwendig. Diese Flipflops sind nun in Abhängigkeit von den Steuervariablen m_0 und m_1 so anzusteuern, daß der entsprechende Wert in das jeweilige Flipflop übernommen oder darin gespeichert wird. Nach Einführung der Bezeichnung $y_{-1} = x_0$ und $y_4 = x_3$ erhält man für die notwendige Ansteuerung in der Stufe i :

m_1	m_0	Funktion	d_i
0	0	speichern	y_i
0	1	nach rechts schieben	y_{i-1}
1	0	nach links schieben	y_{i+1}
1	1	parallel übernehmen	x_i

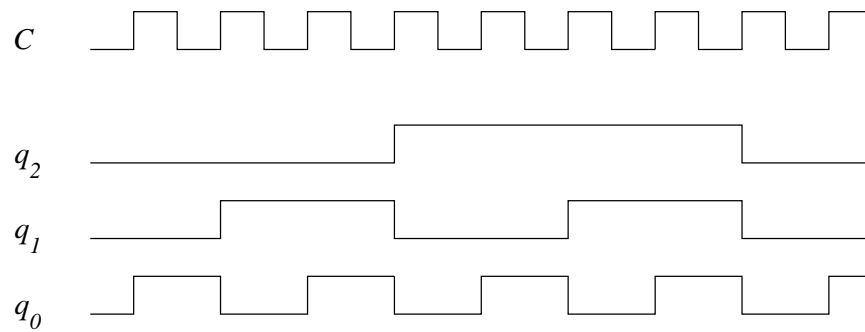
Für die Auswahl des richtigen d_i in Abhängigkeit von m_0 und m_1 bietet sich ein Multiplexer an. In diesem Fall ist vor jedes D-Flipflop ein 4:1-MUX zu schalten, der den richtigen Eingang zum Flipflop-Eingang durchschaltet. Damit erhält man folgende Schaltung:



Lösung 2

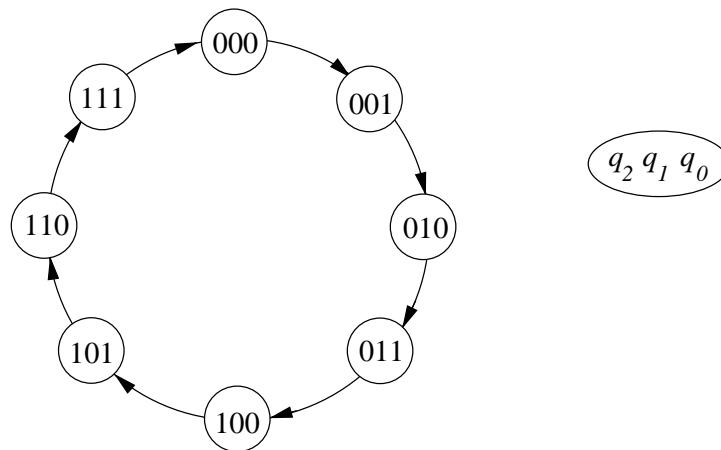
1. Die Schaltung als asynchrones Schaltwerk zu klassifizieren, weil die Takteingänge des zweiten und dritten Flipflops nicht mit den Systemtakt C beschaltet sind.

2. Zeitdiagramm:



3. Die Schaltung kann als mod-8-Dualzähler oder als Frequenzteiler verwendet werden.

4. Übergangsdiagramm:



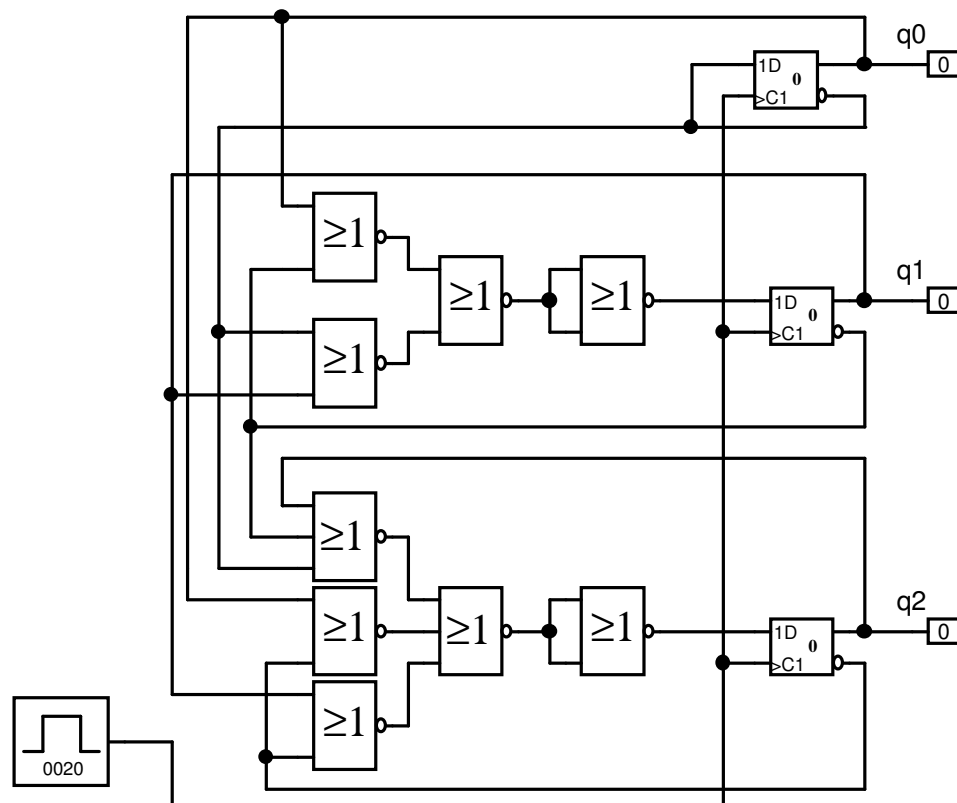
Übergangstabelle:

Nr.	q_2^t	q_1^t	q_0^t	$q_2^{t+1} = d_2^t$	$q_1^{t+1} = d_1^t$	$q_0^{t+1} = d_0^t$
0	0	0	0	0	0	1
1	0	0	1	0	1	0
2	0	1	0	0	1	1
3	0	1	1	1	0	0
4	1	0	0	1	0	1
5	1	0	1	1	1	0
6	1	1	0	1	1	1
7	1	1	1	0	0	0

Minimierung der Übergangsfunktionen (z.B. mit Hilfe von KV-Diagrammen):

$$\begin{aligned}
 q_2^{t+1} &= q_2^t \bar{q}_0^t \vee q_2^t \bar{q}_1^t \vee \bar{q}_2^t q_1^t q_0^t \\
 q_1^{t+1} &= q_1^t \bar{q}_0^t \vee \bar{q}_1^t q_0^t \\
 q_0^{t+1} &= \bar{q}_0^t
 \end{aligned}$$

Schaltbild nach einer NOR/NOR-Wandlung:

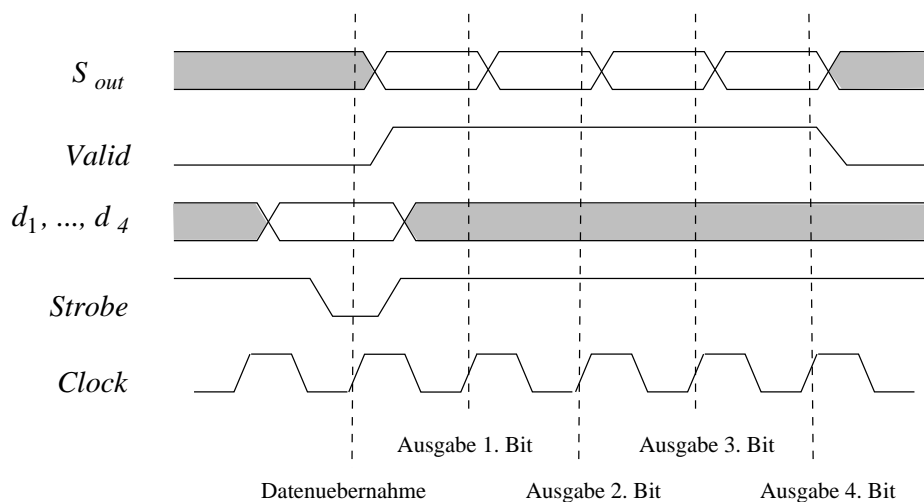


In der synchronen Schaltung werden 9 NOR-Gatter zusätzlich gebraucht.

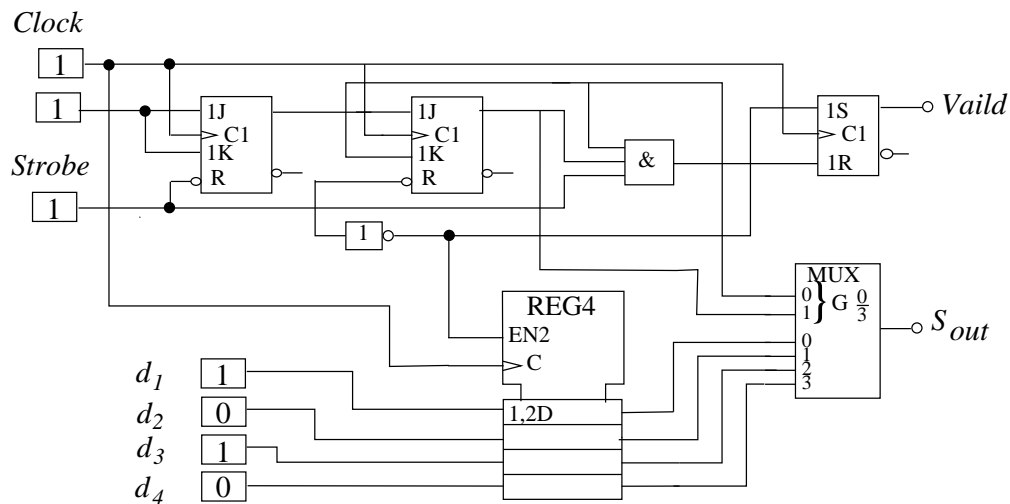
5. Die asynchrone Schaltung ist langsamer, da das zweite (dritte) Flipflop mit dem Ausgang q_1 (q_2) erst dann reagiert, wenn der Ausgang des ersten (zweiten) Flipflops von 1 auf 0 umgeschaltet hat. Dies macht sich besonders dann störend bemerkbar, wenn mehrere Zählstufen kaskadiert werden sollen. Auf der anderen Seite wird der Gatteraufwand für den Synchronzähler bei zusätzlichen Stufen noch größer. Daher verwendet man in der Praxis meist eine Kombination von asynchron kaskadierten und intern synchron aufgebauten Zählern.

Lösung 3

1. Signal-Zeit-Diagramm:



2. Schaltung des Parallel-Seriell-Wandlers:



3. Umgekehrte Reihenfolge der Verbindungsleitungen vom Register zum Multiplexer.

Lösung 1

1. $X \rightarrow Q$, $Y \rightarrow M$, $A := 0$. Vorzeichen: $p_0 = x_0 \nleftrightarrow y_0$. Im folgenden bedeutet:

- Addiere M zu A: $A(0:7) := A(1:7) + M(1:7)$ und
- Rechtsschieben: $A(1:7).Q := A.Q(0:6)$

(a) $01101001 \times 11000110 = 1011100101101100$

M		
0110 1001		
A	Q	
0000 0000	1100 0110	Addiere Null zu A
0000 0000	0110 0011	Rechtsschieben
0110 1001		
<hr/>		
0110 1001	0110 0011	Addiere M zu A
0011 0100	1011 0001	Rechtsschieben
0110 1001		
<hr/>		
1001 1101	1011 0001	Addiere M zu A
0100 1110	1101 1000	Rechtsschieben
0000 1001	1101 1011	3x Rechtsschieben
0110 1001		
<hr/>		
0111 0010	1101 1011	Addiere M zu A
0011 1001	0110 1101	Rechtsschieben
1011 1001	0110 1100	$A(0) := p_0 = 1$, $Q(7) := 0$

$$(b) 10010111 \times 11100010 = 0001000110011100$$

M		
1001 0111		
A	Q	
0000 0000	1110 0010	Addiere Null zu A
0000 0000	0111 0001	Rechtsschieben
001 0111		
0001 0111	0111 0001	Addiere M zu A
0000 1011	1011 1000	Rechtsschieben
0000 0001	0111 0111	3x Rechtsschieben
001 0111		
0001 1000	0111 0111	Addiere M zu A
0000 1100	0011 1011	Rechtsschieben
001 0111		
0010 0011	0011 1011	Addiere M zu A
0001 0001	1001 1101	Rechtsschieben
0001 0001	1001 1100	A(0) := p ₀ = 0 , Q(7) := 0

2.

$$(a) 01000110 \times 01101001 = 0011100101101100$$

M		
0100 0110		
A	Q	
0000 0000	0110 1001	
0100 0110	0110 1001	add
0010 0011	0011 0100	shift
0000 1000	1100 1101	2x shift
0100 0110		
0100 1110	1100 1101	add
0010 0111	0110 0110	shift
0001 0011	1011 0011	shift
0100 0110		
0101 1001	1011 0011	add
0010 1100	1101 1001	shift
0100 0110		
0111 0010	1101 1001	add
0011 1001	0110 1100	shift, A(0) := p ₀ = 0 , Q(7) := 0

$$(b) 11100010 \times 00010111 = 1111110101001110$$

M		
1110 0010		
A	Q	
0000 0000	0001 0111	
1110 0010	0001 0111	add, (M(0)=1 und Q(7)=1) \rightarrow F:=true
1111 0001	0000 1011	shift
1110 0010		
<hr/>		
1101 0011	0000 1011	add
1110 1001	1000 0101	shift
1110 0010		
<hr/>		
1100 1011	1000 0101	add
1110 0101	1100 0010	shift
1111 0010	1110 0001	shift
1110 0010		
<hr/>		
1101 0100	1110 0001	add
1110 1010	0111 0000	shift
1111 1010	1001 1100	2x shift, A(0) := p ₀ = 1 , Q(7) := 0
1001 1100		

$$(c) 01100010 \times 10010111 = 1010111110011100$$

M		
0110 0010		
A	Q	
0000 0000	1001 0111	
0110 0010	1001 0111	add
0011 0001	0100 1011	shift
0110 0010		
<hr/>		
1001 0011	0100 1011	add
0100 1001	1010 0101	shift
0110 0010		
<hr/>		
1010 1011	1010 0101	add
0101 0101	1101 0010	shift
0010 1010	1110 1001	shift
0110 0010		
<hr/>		
1000 1100	1110 1001	add
0100 0110	0111 0100	shift
0001 0001	1001 1101	2x shift
0110 0010		A-M berechnen, da Q(0)=1; Q(7):=0
1010 1111	1001 1100	

$$(d) 11100010 \times 10010111 = 0001100010011100$$

M		
<div>1110 0010</div>		
A	Q	
<div>0000 0000</div>	<div>1001 0111</div>	
1110 0010	1001 0111	add, (M(0)=1 und Q(7)=1) → F:=true
1111 0001	0100 1011	shift
1110 0010		
<hr/>		
1101 0011	0100 1011	add
1110 1001	1010 0101	shift
1110 0010		
<hr/>		
1100 1011	1010 0101	add
1110 0101	1101 0010	shift
1111 0010	1110 1001	shift
1110 0010		
<hr/>		
1101 0100	1110 1001	add
1110 1010	0111 0100	shift
1111 1010	1001 1101	2x shift
1110 0010		A-M berechnen, da Q(0)=1; Q(7):=0
<div>0001 1000</div>	<div>1001 1100</div>	

$$3. 01011 \div 01101 = 01101 \text{ Rest} = 00111$$

M		
<div>0.1101</div>		
A	Q	
<div>0.1011</div>	<div>0.0000</div>	
1.0011		-M (also Addieren des 2-Komplements)
1.1110	0.0000	Ergebnis negativ
1.1110	0.0000	→ Q(4):= 0
1.1100	0.0000	left-shift
<hr/>		
0.1101		+M
0.1001	0.0000	Ergebnis positiv
0.1001	0.0001	→ Q(4):= 1
1.0010	0.0010	left-shift
<hr/>		
1.0011		-M
0.0101	0.0010	Ergebnis positiv
0.0101	0.0011	→ Q(4):= 1
0.1010	0.0110	left-shift
<hr/>		
1.0011		-M
1.1101	0.0110	Ergebnis negativ
1.1101	0.0110	→ Q(4):= 0
1.1010	0.1100	left-shift

Jetzt ist der Rest negativ, also Korrekturschritt:

0.1101	0.0001	+M, +0.0001
<div>0.0111</div>	<div>0.1101</div>	ergibt: 13 Rest 7

Kontrolle:

$$\text{Ergebnis: } 0.1101 = \frac{13}{16} = 0,8125. \text{ Rest: } 0.0111 = \frac{7}{16} \cdot \frac{1}{13} = \frac{7}{208} = 0,033765$$

$$\frac{13}{16} + \frac{7}{13 \cdot 16} = \frac{13 \cdot 16 + 7}{13 \cdot 16} = \frac{11}{13}$$

Man könnte sich auch überlegen, dass der erste Addier- und Schiebeschritt nur ein Ausrichtungsschritt ist, so dass der Korrekturschritt dem 4. Schritt des Algorithmus entspricht. Allerdings wird bei diesem auf das *left-shift* verzichtet.

Anmerkung: vom Ergebnis der Addition (Subtraktion) hängt das nächste Addieren (Subtrahieren) ab, nicht davon, ob nach dem *left-shift* die Zahl auf einmal negativ geworden ist. (Nach dem ersten *left-shift* wird das vormals positive Ergebnis „negativ“, es wird trotzdem anschließend subtrahiert).