



6. Übungsblatt

Abgabetermin: 08. Dezember 2005, 13:00 Uhr

Prof. Dr.-Ing. Uwe D. Hanebeck
Am Zirkel 2, Geb. 20.20
D-76131 Karlsruhe

Dr.-Ing. T. Asfour
Telefon: +49-721-608-7379
Fax: +49-721-608-8270
Email: asfour@ira.uka.de
<http://ti.itec.uka.de>

Aufgabe 1

(4 Punkte)

Geben Sie die folgenden Schaltfunktionen sowohl in NAND_k - als auch in NOR_k -Form an.

1. $y = c \wedge (a \not\leftrightarrow b) \wedge \bar{d}$
2. $y = (c \leftrightarrow b) \wedge \bar{a}$
3. $y = (a \vee \bar{b} \wedge (b \vee \bar{c})) \wedge (\bar{a} \vee \bar{c})$
4. $y = \bar{b} \bar{a} \vee c b a \vee e d c$

Aufgabe 2

(4 Punkte)

1. Gegeben sei die Schaltfunktion $g_1(c, b, a)$:

$$g_1(c, b, a) = ((\bar{c} \vee \bar{b}) \wedge (\bar{b} \vee \bar{a})) \vee (c \wedge \bar{a})$$

Realisieren Sie die Schaltfunktion $g_1(c, b, a)$ durch ausschließliche Verwendung von NAND-Gattern mit zwei Eingängen. Die Eingangsvariablen c, b und a liegen *nur* nicht-negiert vor. Wandeln Sie die Schaltfunktion entsprechend um, ohne den Booleschen Ausdruck zu vereinfachen. Zeichnen Sie das resultierende Schaltnetz.

2. Die Schaltfunktion

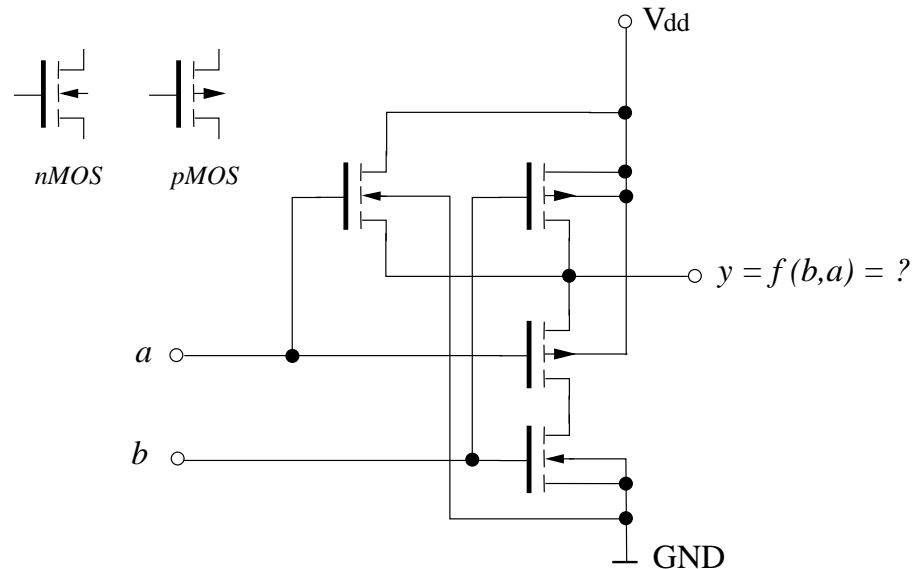
$$g_2 = \text{NOR}_3(x_1, x_2, x_3) = \overline{x_1 \vee x_2 \vee x_3}$$

soll unter ausschließlicher Verwendung von NOR-Gattern mit zwei Eingängen realisiert werden. Wandeln Sie die Schaltfunktion entsprechend um. Zeichnen Sie das Schaltbild.

Aufgabe 3

(6 Punkte)

Gegeben sei das im Bild dargestellte Schaltnetz aus nMOS- und pMOS Transistoren. Eine zweistellige Schaltfunktion $y = f(b, a)$ wird durch dieses Schaltnetz in *positiver Logik* realisiert, d.h. der Spannungspegel V_{dd} wird als der Wert 1 und der Spannungspegel GND als der Wert 0 definiert.



1. Stellen Sie die Funktionstabelle auf. Welche Schaltfunktion wird durch $y = f(b, a)$ realisiert? Wie lautet die disjunktive Minimalform (DMF) der Funktion y ?
2. Die Schaltfunktion $z = g(b, a) = a \rightarrow b$ soll durch ein CMOS-Schaltnetz realisiert werden. Nehmen Sie an, dass nur CMOS-Inverter und CMOS-Gatter mit zwei Eingängen für die Schaltfunktion NOR zur Verfügung stehen. Die Eingangsvariablen stehen lediglich bejaht zur Verfügung. Zeichnen Sie das Transistorschaltbild des resultierenden Schaltnetzes in der CMOS-Technologie.
3. Warum sind NAND-Schaltungen NOR-Schaltungen als Basiselemente in der CMOS-Technologie vorzuziehen?

Aufgabe 4

(5 Punkte)

1. Realisieren Sie die folgende Schaltfunktion y als CMOS-Schaltnetz

$$y = ab \vee cd \vee efg$$

2. Welche Schaltfunktion wird durch das CMOS-Schaltnetz realisiert, dessen n-MOS-Netz in Bild 1 dargestellt ist?

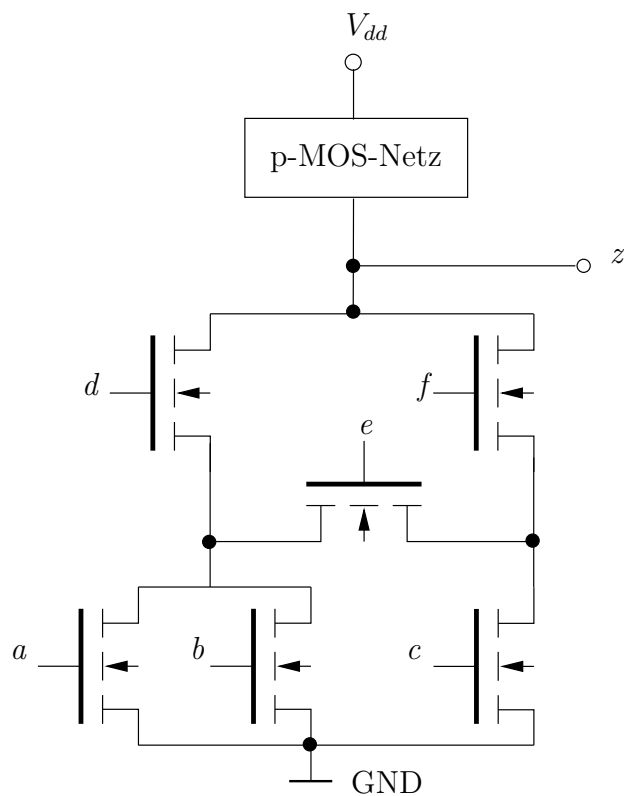


Abbildung 1: CMOS-Schaltnetz

Abgabeort: Briefkasten im Untergeschoß im Informatikgebäude am Fasanengarten (Geb. 50.34)