

Lehrveranstaltungshinweis

Proseminar: Digitale Arithmetik

Digitale Arithmetik spielt eine wichtige Rolle beim Entwurf von Allzweck-Mikroprozessoren sowie von eingebetteten Systemen in den Bereichen der Signal- und Graphikverarbeitung und der Kommunikation. Jede neue Generation von Prozessoren oder digitalen Systemen birgt neue Entwurfs- und Implementierungsprobleme der Arithmetik. Das Seminar behandelt die grundlegenden Algorithmen zur Implementierung von arithmetischen Operationen und diskutiert deren Preis-/Leistungseigenschaften. An ausgewählten Beispielen werden der Entwurf und die Implementierung von arithmetischen Operationen auf Logik-Ebene für verschiedene Anwendungsszenarien aufgezeigt.

- **Vorbesprechung:** 29.4.2004, 16.30 Uhr, Raum 267, Geb. 20.20
- **Anmeldung über** <http://goethe.ira.uka.de/veranstaltungen/anmeldung/>
- **Dozenten:** Prof. Dr. Wolfgang Karl, Dr. Jie Tao (tao@ira.uka.de)



Universität Karlsruhe (TH)

Industrielle Anwendungen der Informatik und Mikrosystemtechnik
(IAIM)



Proseminar im SS 2004

Serviceroboter

Prof. Dr.-Ing. R. Dillmann

Clemens Birkenhofer
Thilo Kerscher



Weitere Details und Anmeldung : <http://www.fzi.de/ids>
Clemens Birkenhofer: Tel.: 9654-230, Email: birkenhofer@fzi.de
oder persönlich im Zimmer 05. UG, Technologiefabrik (Geb. 07.21)

Vorbesprechung am Donnerstag 29.04.2004, 14:00h
Ort: IAIM, Raum 316.4 (Technologiefabrik, Geb.: 07.21)



Themenübersicht:

- Übersicht über Serviceroboter
- Inspektions- und Transportroboter für raues Gelände
- Vielsegmentige Roboter
- Rohrroboter
- Biologisch motivierte Roboter
- Humanoide Assistenzroboter
- Entertainmentroboter
- Indoor Transportsysteme
- Flexible Putzroboter
- Robotergestützte Detektion und Beseitigung von Landminen
- Roboter zur Planetenerkundung
- Serviceroboter in der chirurgischen Medizin

Weitere Details und Anmeldung : <http://www.fzi.de/ids>

Clemens Birkenhofer: Tel.: 9654-230, Email: birkenhofer@fzi.de
oder persönlich im Zimmer 05. UG, Technologiefabrik (Geb. 07.21)

1.2 Historische Entwicklung der Rechenmaschinen

1642: Pascal

Erste funktionierende Rechenmaschine (Addition und Subtraktion)
Rein mechanisch, Betrieben mit einer Handkurbel

1672: G. W. Leibniz

4 Grundrechenarten
Mechanik nicht voll funktionsfähig

1722-74: M. Hahn

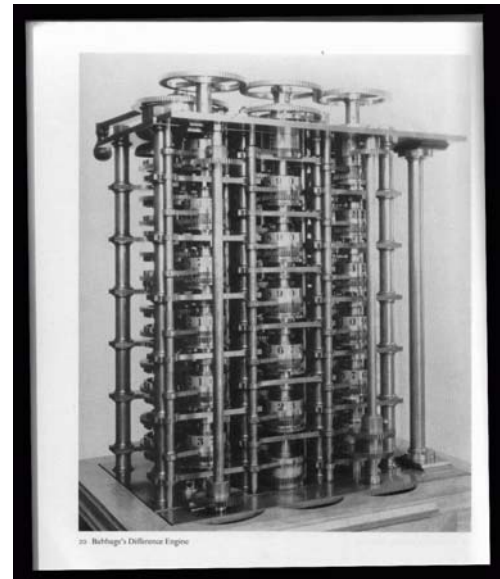
Mechanische Problem weitgehend gelöst.

1.3 Historische Entwicklung der Rechenmaschinen

Charles Babbage (1792-1871)

□ Difference Engine:

- Addition und Subtraktion
- Diente der Berechnung von Zahlentabellen für die Schifffavigation
- Führt nur einen einzigen Algorithmus (Methode der finiten Differenzen mit Hilfe von Polynomen)
- Ergebnisse wurden auf einer Kupferplatte gestanzt.



1.3 Historische Entwicklung der Rechenmaschinen

Charles Babbage (1792-1871)

□ Analytical Engine:

- Erster Rechenautomat aus Speicher (Säulen), Recheneinheit (Mühle), Eingabeeinheit (Kartenleser) und Ausgabe
- Erstmals Programmsteuerung über Lochkarten
- Möglichkeit im Programm zu springen
- Ergebnisse wurden auf einer Kupferplatte gestanzt
- Enthält bereits die meitsen Funktionsbaugruppen moderner Rechenautomaten
- Software: einfache Assemblersprache



1.3 Historische Entwicklung der Rechenmaschinen

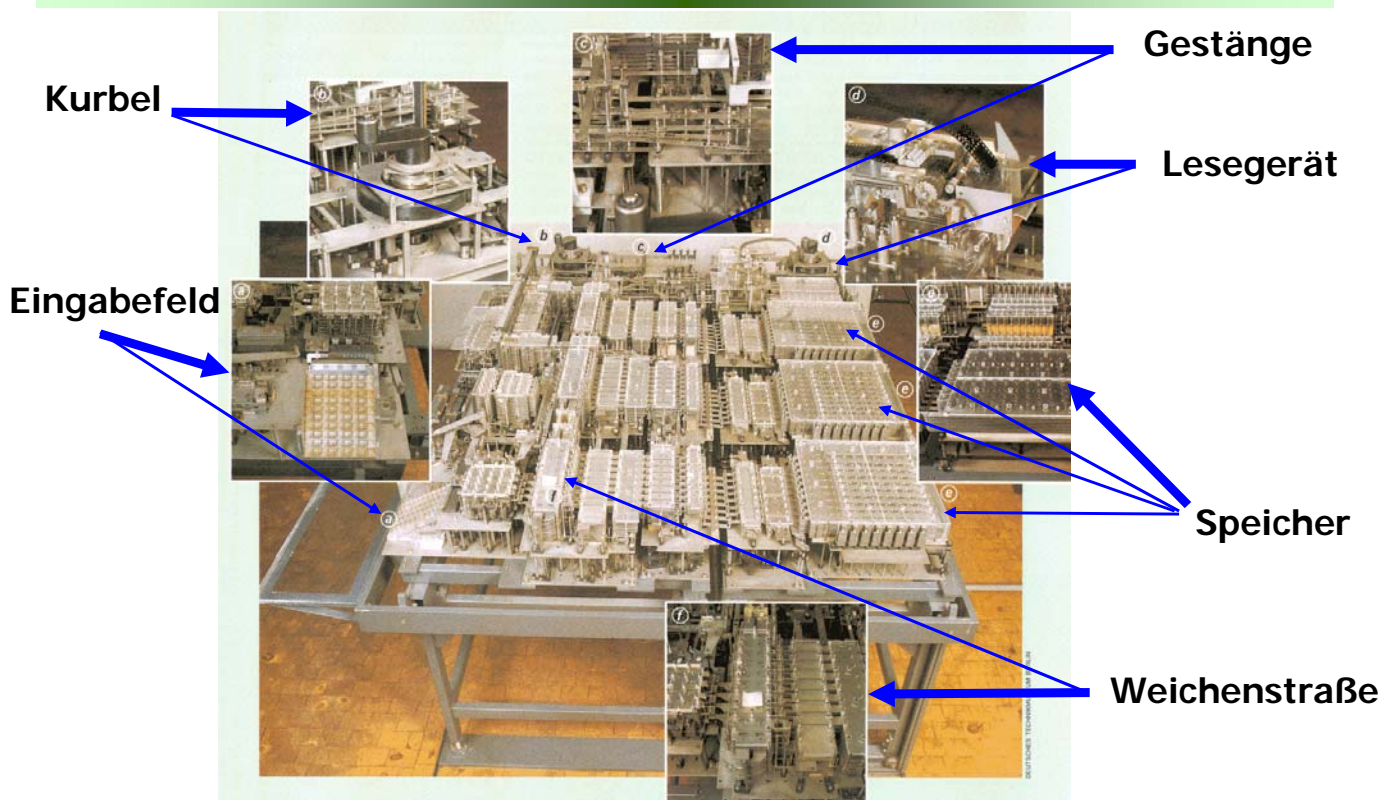
1936: Konrad Zuse

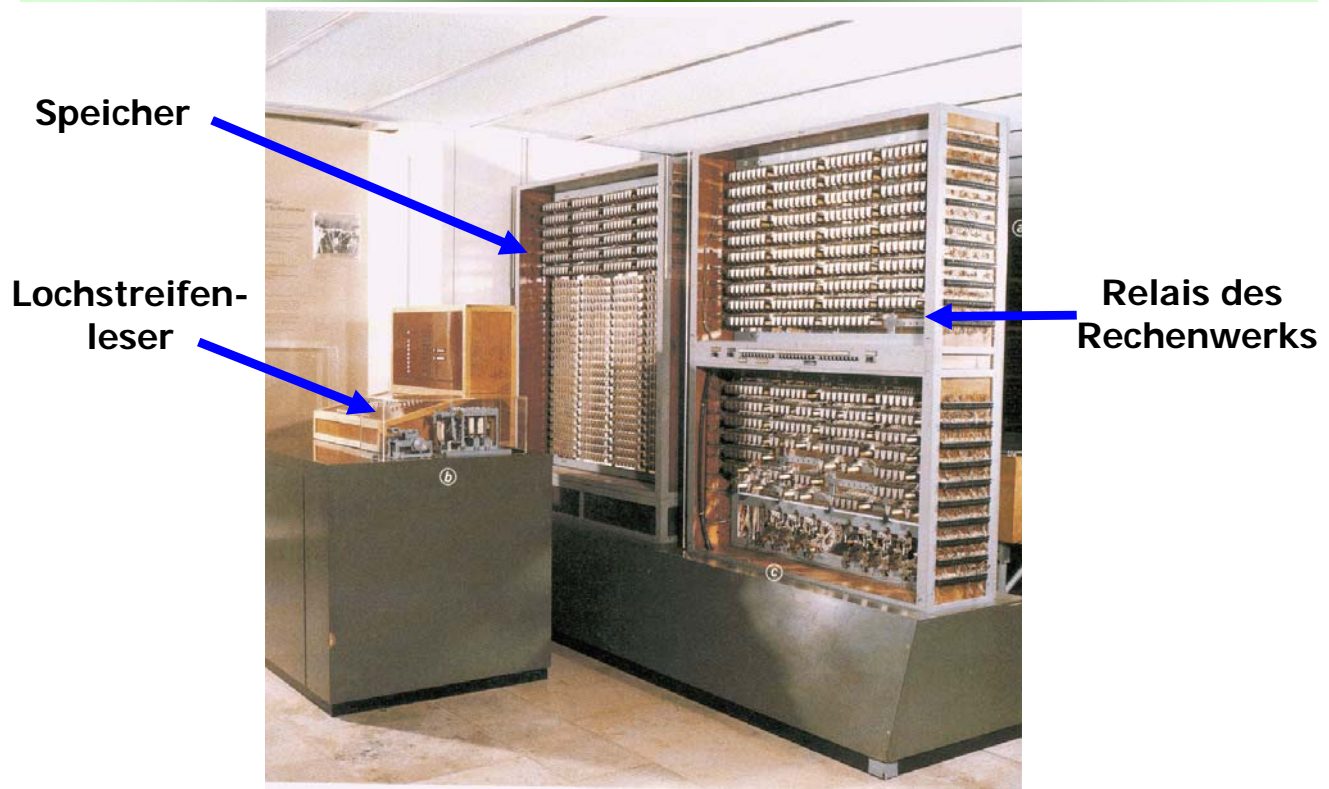
Baute eine Reihe von programmgesteuerte Rechenmaschinen mittels elektromagnetischer Relais

- Speicher, Eingabewerk, Rechenwerk, Plansteuerwerk und Ausgabewerk.
- Anwendung des Dualsystems und der halblogarithm. Zahlendarstellung (Gleitkommadarstellung) sowie des Aussagenkalküls
- Gebaute Maschinen (Z1, Z2, Z3 und Z4)
- Die Maschinen wurden 1944 zerstört
Nachbau der Z3 steht im Deutschen Museum in München



Z1: erster Computer der Welt





1.2 Historische Entwicklung der Rechenmaschinen

1938: Howard Aiken

- Erster programmgesteuerter Rechenautomat **der USA** (Havard Mark I)
- Dezimales Zählrad-Prinzip
- Sehr große Maschine
- Relativ schnell
 - Addition von 23-stelligen Dezimalzahlen in 0,3 sec
 - Multiplikation in 65 sec und Division in 115 sec
- Zur Ein- und Ausgabe wurden gelochte Paperbänder benutzt
- Mark II: Aikens Nachfolgermodell



1.2 Historische Entwicklung der Rechenmaschinen

1943-1949: P. Eckert, J.W. Mauchly

- Bau des Rechenautomaten **ENIAC (Electronic Numerical Integrator And Computer)**
- Erstmals Anwendung elektronischer Schaltelemente
- 17468 Elektronenröhren, 1500 Relais
- Gewicht: 30 Tonnen, Leistungsverbrauch: 174 KW
- Addition von 10-stelligen Zahlen in 0,2 msec
Multiplikation in 2,8 msec
- Programmierung durch Verschalten von Schalttafeln
(Sehr umständlich und fehleranfällig)



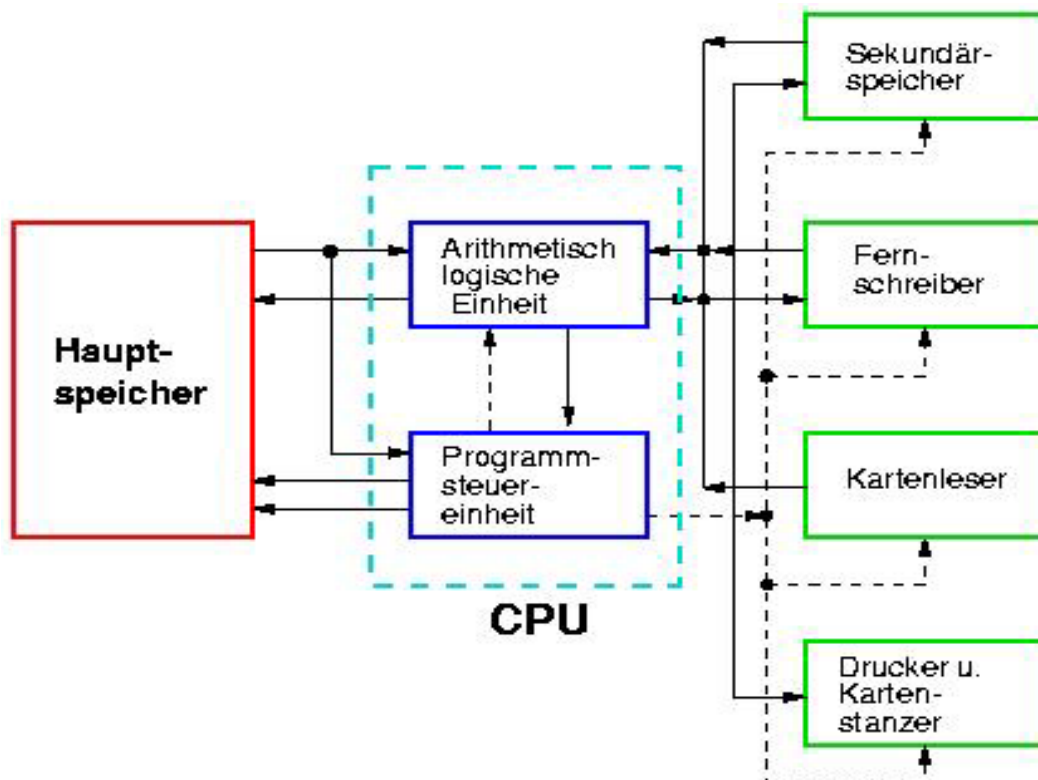
1.2 Historische Entwicklung der Rechenmaschinen

1944-1946: Von Neumann, A.W. Burks, H.H. Goldstine

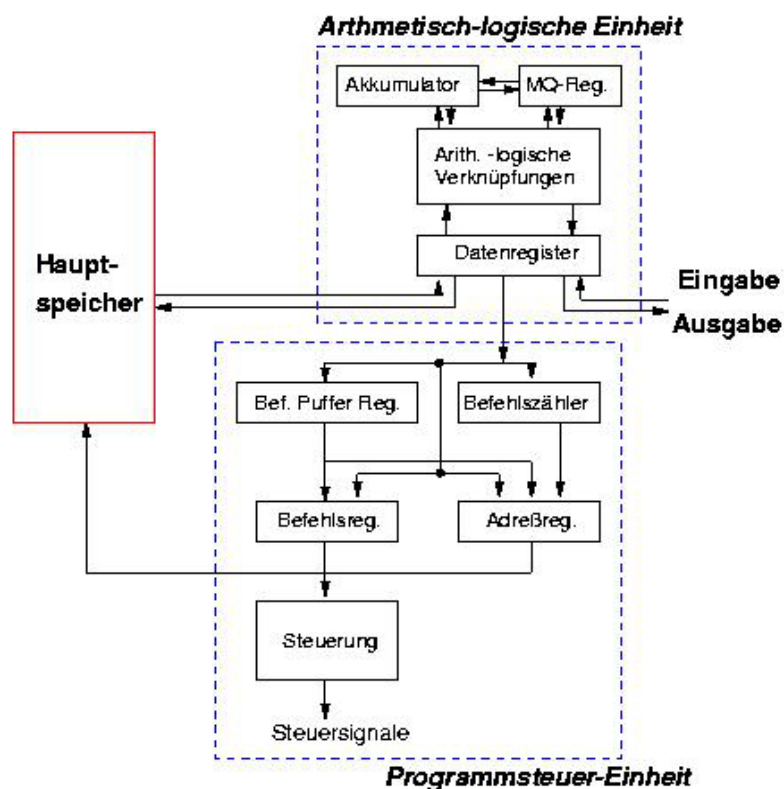
- Bau des Rechenautomaten **EDVAC (Electronic Discrete Variable Automatic Computer)**
- Erster Anwendung elektronischer Schaltelemente
- Programm mit Befehlen und Adressen wurde erstmals intern gespeichert und in der gleichen Art kodiert und gespeichert.
- Adressen und Befehle konnten von der Maschine selbst verändert werden
- Aufgrund bedingter Befehle war die Maschine in der Lage, den Programmablauf in Abhängigkeit von Zwischenergebnissen zu ändern



Von Neumann, A.W. Burks, H.H. Goldstine: EDVAC



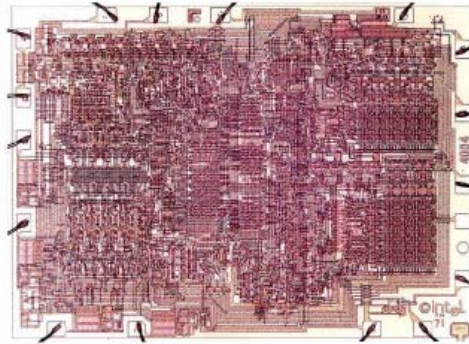
Von-Neumanns Version der EDVAC: IAS-Maschine



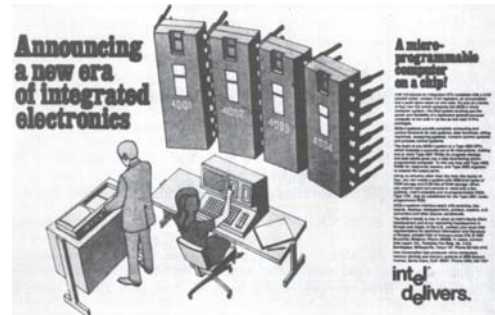
1.3 Historische Entwicklung von Prozessoren

- **1971:**
Intel 4004 als Kernstück
eines Mikrorechner-
systems (MCS-4)

Festwertspeicher, RAM,
Zentraleinheit (CPU),
4 Bit BCD ALU,
4 Bit Datenbus,
12 Bit Adressbus,
45 Befehle,
Entwicklungszeit: ca. 9 Mannmonate



- 4-bit accumulator architecture
- 8µm pMOS
- 2,300 transistors
- 3 x 4 mm²
- 750kHz clock
- 8-16 cycles/inst.



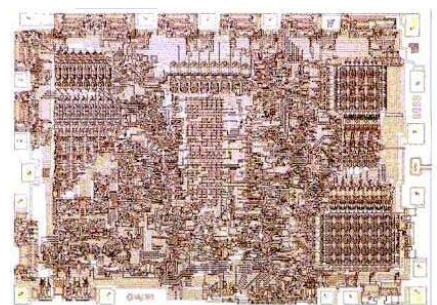
Fachzeitschrift: *Electronics News*
Die erste µP-Anzeige (15. Nov. 1971)



1.3 Historische Entwicklung von Prozessoren

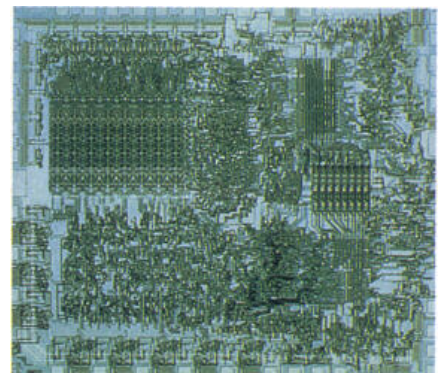
- **1972: 8008 als universelle 8-Bit CPU**

- ca. 3000 Transistoren, PMOS Technologie (2 Versorgungsspannungen)
- 8 Bit Datenbus, 14 Bit Adressbus (16 kByte)
- 6 Register (8 Bit), 45 Befehle :
- Ausführungszeit der Instruktionen: ca. 30 Mikrosekunden
- 18 Anschlüsse



- **1972: Intel 8080**

- 8 Bit Prozessor
- Ausführungszeit der Instruktionen: ca. 2 Mikrosekunden
- ca. 5000 Transistoren
- ab 1974 in NMOS-Technologie
- ca. 75 Befehle
- 8 Bit Datenbus, 16 Bit Adressbus (64kByte)
- Industriestandard



1.3 Historische Entwicklung von Prozessoren

➤ **1974:**

Motorola 6800: 8 Bit Prozessor in NMOS-Technologie, ca. 5000 Transistoren

➤ **1974:**

Erste Spezialprozessoren (z. B. zur Floppy-Disk oder Bildschirmsteuerung)

Erster CMOS-Prozessor von Rockwell (**RCA1802**)

➤ **1974:**

Erster 16 Bit Prozessor PACE von National

Semiconductor: PMOS Technologie, Instruktionszeit 10 Mikrosekunden (Als SUPER-PACE in Bipolartechnologie erheblich schneller, aber auch wesentlich höherer Stromverbrauch)



1.3 Historische Entwicklung von Prozessoren

➤ **1976:**

- **TMS 9000 von Texas Instruments:**

16 Bit Prozessor, verwaltete seine Register im Schreib-Lesespeicher rascher Programmwechsel, aber langsame Verarbeitungszeit

- **Z80 der Firma Zilog:**

8 Bit Prozessor, aufwärtskompatibel zu 8080, aber mit höherer Leistungsfähigkeit und mehr Befehlen

- **8085 von Intel:**

Erweiterung des 8080 mit verbesserter Unterbrechungsverwaltung, verbesserter Peripheriesteuerung



1.3 Historische Entwicklung von Prozessoren

➤ 1978:

8086 von Intel: Erster 16 Bit Prozessor von Intel, HMOS Technologie (High Density MOS), ca. 27000 Transistoren (aber 30% mehr Fläche als ein 8080), virtuelle Speicherverwaltung, 16 Bit Datenbus, 20 Bit Adressbus (1MByte)

➤ 1979:

- **68000 von Motorola:** 16 Bit Prozessor, intern jedoch 32 Bit Registersatz, HMOS Technologie, ca. 68000 Transistoren, 24 Bit Adressbus (16 MByte), orthogonaler Befehlsatz
- **Z8000 von Zilog:** 16 Bit Prozessor, Nachfolger des Z80



1.3 Historische Entwicklung von Prozessoren

➤ 1979:

Erste Signalprozessoren, z.B. 2929 von Intel: spezialisiert auf die Verarbeitung von analogen Signalen, die durch interne AD/DA-Wandler digitalisiert werden.

1979 existierten ca. 80 verschiedene Mikroprozessoren, es wurden bis dahin ca. 75 Millionen Mikroprozessoren verkauft

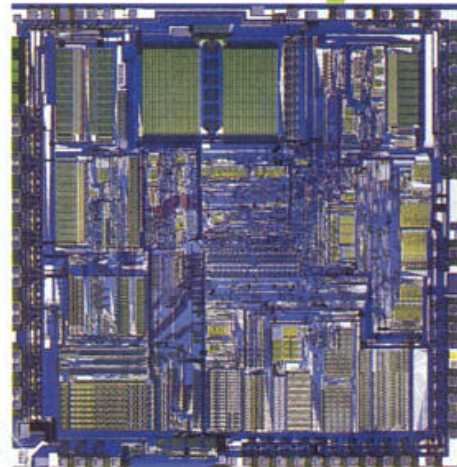


1.3 Historische Entwicklung von Prozessoren

➤ 1982:

• 80286 von Intel

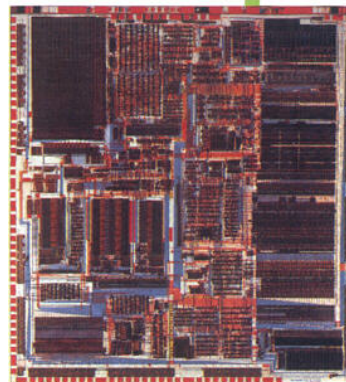
- Nach dem 80186 der zweite Nachfolger des 8086
- ca. 130000 Transistoren
- Erweiterter Adressraum (16 Mbyte)
- Mehrere Betriebsarten
- Multitasking-Unterstützung
- Jahrelang in vielen Personal Computern (z. B. IBM AT) eingesetzt



1.3 Historische Entwicklung von Prozessoren

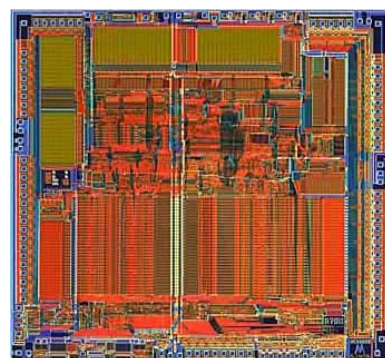
➤ 1985: 80386 von Intel

- 32 Bit Prozessor
- CMOS Technologie
- 275 000 Transistoren
- virtuelle Speicherverwaltung, Segmentierung, Paging



➤ 1986: 68020 von Motorola

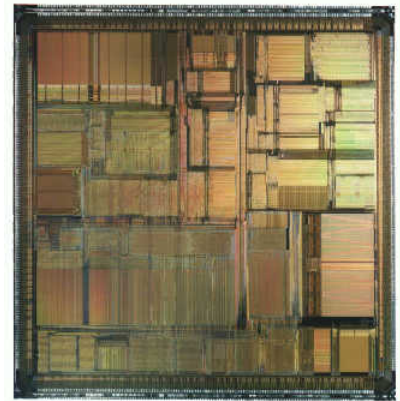
- 32 Bit Prozessor
- ca. 200 000 Transistoren
- virtueller Adressraum



1.3 Historische Entwicklung von Prozessoren

➤ RISC Mikroprozessoren:

- Advanced Micro Devices Am29000 (~1987)
- Sun Microsystems SPARC (April 1987):
 - 32 Bit CPU mit über 55.000 Transistoren
 - Alle Befehle waren 32 Bit Breit
 - Ausführungszeit lag bei nur 1.3 Takten pro Befehl
 - Eine Sun war 3 mal schneller als 386er Rechner bei einem Fünftel dessen Komplexität.
 - Der SPARC verfügte in der ersten Version über 128 Register
- MIPS technologies (MIPS R2000 / MIPS R3000)



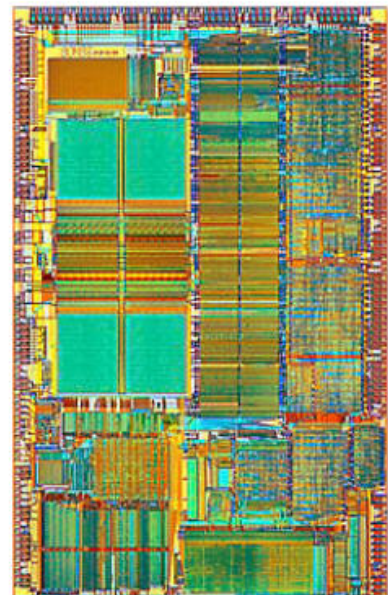
Sun Microsystems SPARC



1.3 Historische Entwicklung von Prozessoren

➤ 1989: 80486 von Intel

- Erweiterung des 80386 um integrierten Cache und integrierten numerischen Coprozessor
- ca. 1 200 000 Transistoren
- Multiprozessor-Unterstützung



➤ 1990: 68040 von Motorola

- Nach 68030 zweiter Nachfolger des 68000
- ca. 1 200 000 Transistoren



1.3 Historische Entwicklung von Prozessoren

➤ 1992: Pentium von Intel

- Nachfolger des 80486
- ca. 3 100 000 Transistoren
- intern teilweise 64 Bit Architektur
- 2 fach Superskalar, Code und Datencache

➤ 1992-95: Power PC's MPC601, MPC603, MPC604, MPC620 von Motorola/IBM/Apple

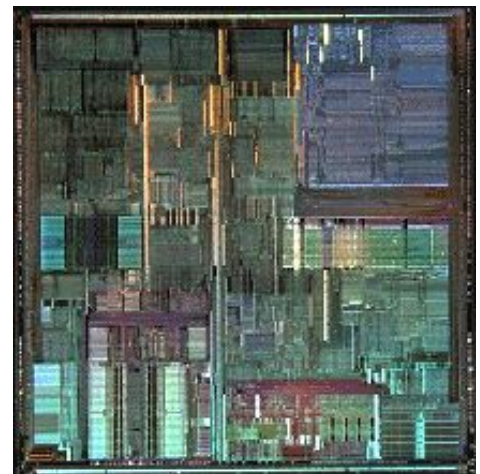
- RISC Architektur, teilweise 64 Bit Architektur (Daten)
- Superskalar
- ca. 4 000 000 Transistoren (MPC620)



1.3 Historische Entwicklung von Prozessoren

➤ 1995: Pentium Pro von Intel

- Nachfolger des Pentium
- ganz anderer interner Aufbau
- 3-5 fach Superskalar
- ca. 14 stufige Befehlspipeline
- 5 500 000 Transistoren
- Zwei eingebaute Cache-Speicher-Ebenen
- speculative execution, dynamic branch prediction



1.3 Historische Entwicklung von Prozessoren

➤ 1996: Pentium II

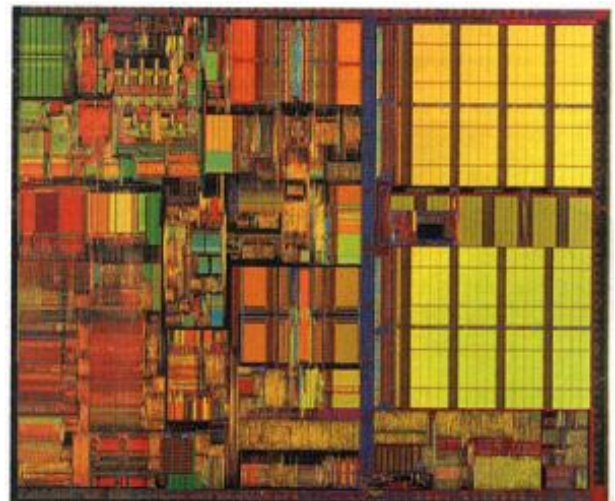
- Nachfolger vom Pentium Pro mit speziellen Multimedia-Erweiterungen (MMX)
- 3-5 fach Superskalar
- ca. 14 stufige Befehlspipeline
- 7 500 000 Transistoren
- speculative execution, dynamic branch prediction



1.3 Historische Entwicklung von Prozessoren

➤ 1998: Pentium III

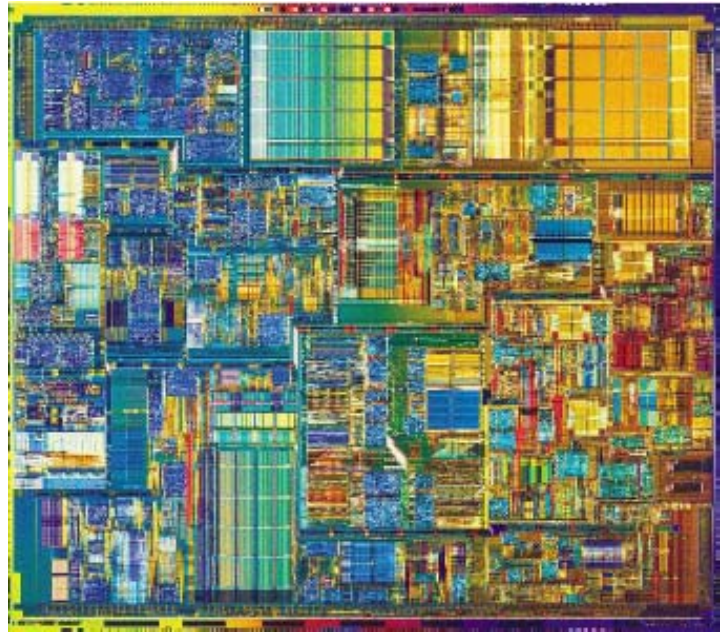
- Nachfolger vom Pentium II mit Internet Streaming SIMD Extension (ISSE)
- (*SIMD = Single Instruction, Multiple Data*)
- 16 KByte Daten- und Befehls-Cache mit vollem Prozessortakt.
- 2nd-Level-Cache mit halbem Prozessortakt
- Anbindung an die Außenwelt über einen mit 100 - 133 MHz arbeitenden Systembus.



1.3 Historische Entwicklung von Prozessoren

➤ 2000: Pentium 4:

- komplette Neuentwicklung
- Intel® NetBurst™ micro-architecture
- Nachfolger vom Pentium III mit Internet Streaming SIMD Extensions 2
- Enhanced floating point/multimedia
- Advanced dynamic execution
- Hyper-threading technology
- Execution trace cache and advanced transfer cache
- 400MHz System Bus



Vorlesungsgliederung

□ Einführung

- Motivation, Historische Anmerkungen

□ Anforderungen höherer Programmiersprachen

- Programmkonstrukte
- Variable und Konstante

□ Ein grundlegendes Rechnermodell

- Leitwerk, Rechenwerk
- Speicherwerk
- Ein-Ausgabewerk
- Verbindungsstrukturen
- Maschinenbefehlszyklus



Kapitel 2

Anforderungen höherer Programmiersprachen: Die Programmiersprache c

- Vom Quellcode zum ausführbaren Programm
- Die Entwicklungsgeschichte von C
- Grundlagen: Datentypen, Operatoren, Ausdrücke
- Kontrollstrukturen
- Funktionen und Programmstruktur
- Zeiger und Vektoren
- ...



Begriffe

- ❑ **Maschinensprache:** Repräsentation von Anweisungen, die für einen Mikroprozessor unmittelbar verständlich sind, z. B.

00000000110000100011000000100001

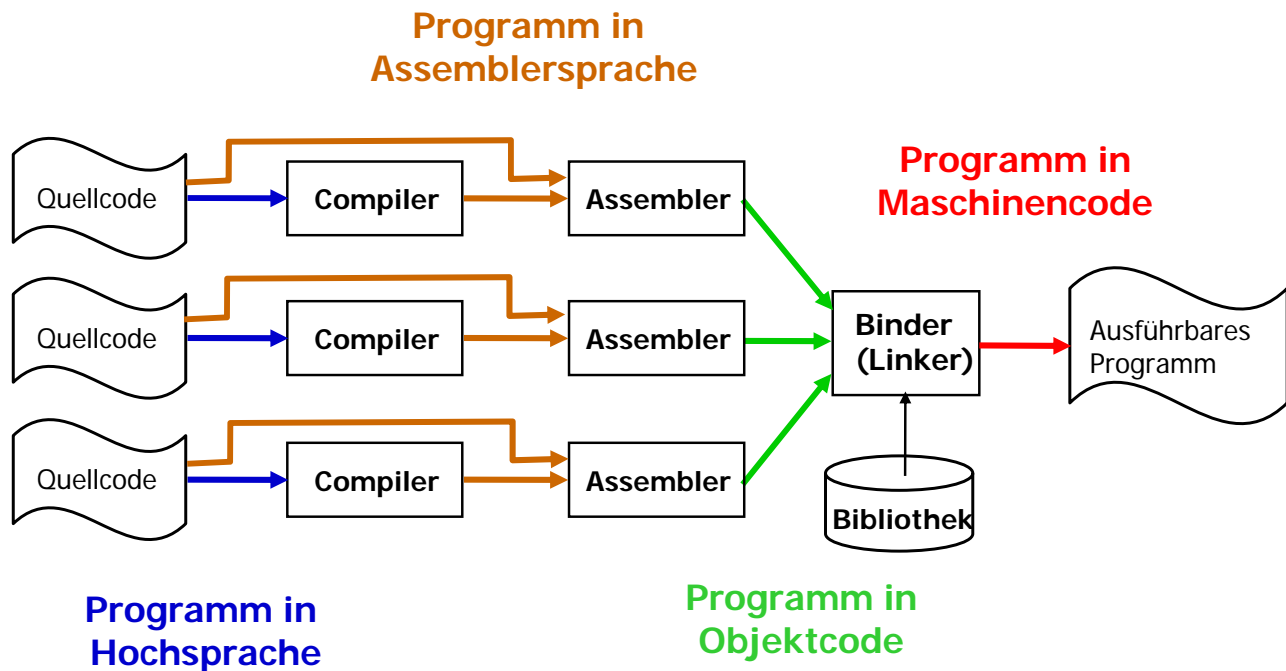
- ❑ **Assemblersprache:** Symbolische Repräsentation der Maschinensprache, die für den Menschen verständlich und anschaulich ist, z. B.

add \$s2, \$s1, \$s0 # \$s2 := \$s1 + \$s0

- ❑ **Symbolischer Befehl** \equiv **Maschinen-Befehl**



1.1 Vom Quellcode zum ausführbaren Programm



1.1 Vom Quellcode zum ausführbaren Programm

- ❑ **Assembler:**
Programm, das einen Quellcode in Assemblersprache in eindeutiger Weise in Maschinsprache übersetzt
- ❑ **Objektcode:** Repräsentation eines Maschinenprogramms, in dem noch ungelöste Referenzen auf externe Unterprogramme oder Speicherbereiche enthalten sind
- ❑ Zusätzlich können im Objektcode Informationen enthalten sein, die die Fehlersuche mit einem **Debugger** ermöglichen
- ❑ **Binder (Linker):** Programm, das die ungelösten Referenzen mehrere Objektcode-Module auflöst und sie zu einem ausführbaren Programm verbindet



2.2 Entwicklungsgeschichte von C

- ❑ **1969:** Ken Thomson (Bell Laboratories) erstellte erste Version von UNIX in Assembler
- ❑ **1970:** Ken Thomson entwickelte auf einer PDP/7 die Sprache B als Weiterentwicklung der Sprache BCPL. B ist eine typlose Sprache, sie kennt nur Maschinenworte
- ❑ **1974:** Weiterentwicklung von B zu C durch Dennis M. Ritchie. Erste Implementation auf einer PDP 11
- ❑ **Heute:** C ist eigenständige, betriebssystemunabhängige Programmiersprache. Sie ist auf praktisch allen Rechnerplattformen vom PC bis hin zum Supercomputer und unter allen wichtigen Betriebssystemen verfügbar.



2.2 Entwicklungsgeschichte von C

- ❑ Im Laufe der Zeit entstanden "C-Dialekte", welche die dringende Notwendigkeit einer Standardisierung zeigten.
- ❑ 1988 hat das ANSI-Komitee X3J11 diesen Sprachstandard für die Programmiersprache C veröffentlicht, der kurz **ANSI C** genannt wird. Neuere C-Compiler sollten dem ANSI-Standard entsprechen.
- ❑ **The C programming language** von Brian W. Kernighan und Dennis M. Ritchie, 9. Auflage, ANSI-Standard
- ❑ Die Entwicklung von C ist eng mit der UNIX-Entwicklung verbunden

